

9 | Circuito Somador/Subtrator Binário

Lista de Material

- 1 CI 74 LS 283 (Somador binário);
- 1 CI 74 F 86 (4 × Portas XOR);
- 1 módulo Display de 7 segmentos.

9.1 Objetivos

Usar o CI Somador binário 74LS283 para realizar a soma e subtração binária de palavras de 4 bits. A subtração ocorrerá na notação Complemento 2.

9.2 Fundamentos Teóricos

Neste laboratório será utilizado o CI 74LS283, que é um somador binário completo de 4 bits com propagação acelerada de *carry* (similar ao CI 74LS83, mas eles não são compatíveis pino à pino).

Este tipo de CI é capaz de realizar as seguintes operações aritméticas (tabela 1 à seguir):

Carry-In	→	0	0	0	0	1	1	1
Operando 1	→	0	0	1	1	0	1	1
Operando 2	→	+0	+1	+0	+1	+0	+0	+1
Carry-Out	→	0	0	0	1	0	1	1
Resultado	→	0	1	1	0	1	0	1

Tab. 1: Adições binárias (bit à bit).

9.3 Parte Prática

Montar o circuito mostrado na figura 9.1(a). Não é necessária uma chave para selecionar a operação à ser realizada, realize “jumpers” com fios no próprio protoboard.

Atividades

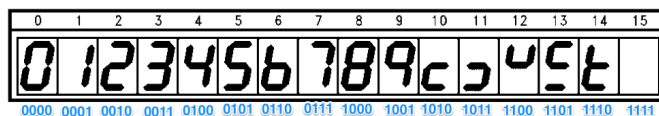
Tendo montado o circuito da figura 9.1(a), realize as 3 operações destacadas abaixo:

- $F = A + B$, onde $A = 3$ e $B = 6$;
- $F = A - B$, onde $A = 3$ e $B = 6$;

- $F = A - B$, mas com $A = 6$ e $B = 3$;

Para todas os casos, deixe bastante claro como você teria que ajustar as entradas do CI Somador para que a mesmo realizasse estas 3 diferentes operações. Informe como a operação é realizada internamente pelo Somador e tente prever (e confirmar na prática) as saídas assumidas pela ULA e o caracter que será exibido no display de 7-segmentos.

Obs.: Note que um DEC/Display comum só está preparado para códigos de entrada BCD, caso contrário, caracteres estranhos serão mostrados no display, como mostra a figura à seguir:



Obs.: Para cada operação, se espera que o estudante complete um quadro como o mostrado em quadro 1.

A ideia é a que cada caso seja previamente simulado no papel (“teste de mesa”), e que seja apresentado um quadro mostrando a forma como os bits são processados internamente pelo circuito. O quadro 1 à seguir, exemplifica a forma como se espera que o estudante apresente o resultado obtido.

Questões

- 1) Como você faria para realizar a subtração dos números $18_{(10)}$ e $9_{(10)}$? Inclui mostrar circuito e completar uma tabela similar à 3 (neste caso, para operadores de 8-bits de comprimento).

Dica: é necessário cascatear de forma conveniente 2 CIs 74LS283.

- 2) Você seria capaz de propor uma expansão à este circuito de forma que ele também seja capaz de mostrar resultados negativos no display?

Dica: será necessário mais um CI Somador 74LS283 e 3 portas XOR. E poderia ser usado um display do tipo mostrado na figura 9.1(c).

- 3) O circuito da figura 9.2 (próxima página) traz o circuito de uma “interface de saída”, capaz de mostrar números inteiros de 4-bits com sinal (padrão $\bar{C}_2$) no display (equivalente à variáveis `int` da linguagem C/C++). No caso da figura, está sendo mostrado o caso de uma operação como: $F = 2 - 4 = -2$.

Sugestão: para entender como este circuito funciona, simule à mão como o circuito completo (do somado/subtrator + interface de saída) se comportaria (simule os níveis lógicos e números binários em complemento-2 gerados pelo circuito neste caso de operação).

Dados de Entrada:	Operação Realizada:			Saída Esperada:	
$A_3A_2A_1A_0 = 0010_{(2)}$ $B_3B_2B_1B_0 = 0100_{(2)}$ Op: $C_0 = 1_{(2)}$	Op. ↓ A - B S	Equiv. Dec.: 2 -4 -2	Op. Realizada pelo Somador $111 \leftarrow C_i$ $0010 \leftarrow A_i$ $+1011 \leftarrow B_i$ $1110 \leftarrow S_i$	$F_3F_2F_1F_0 = 1110_{(2)}$ Número negativo, então: $1110 \downarrow \overline{C_1}$ $0001 \downarrow \overline{C_1}$ $+1$ $0010 \downarrow \overline{C_1}$ $(2) = 2_{(10)}$ $C_4 = 0_{(2)}$	Display (sem conversões): 

Quadro 1. Demonstrando operação sendo realizada pelo circuito somador/subtrator.

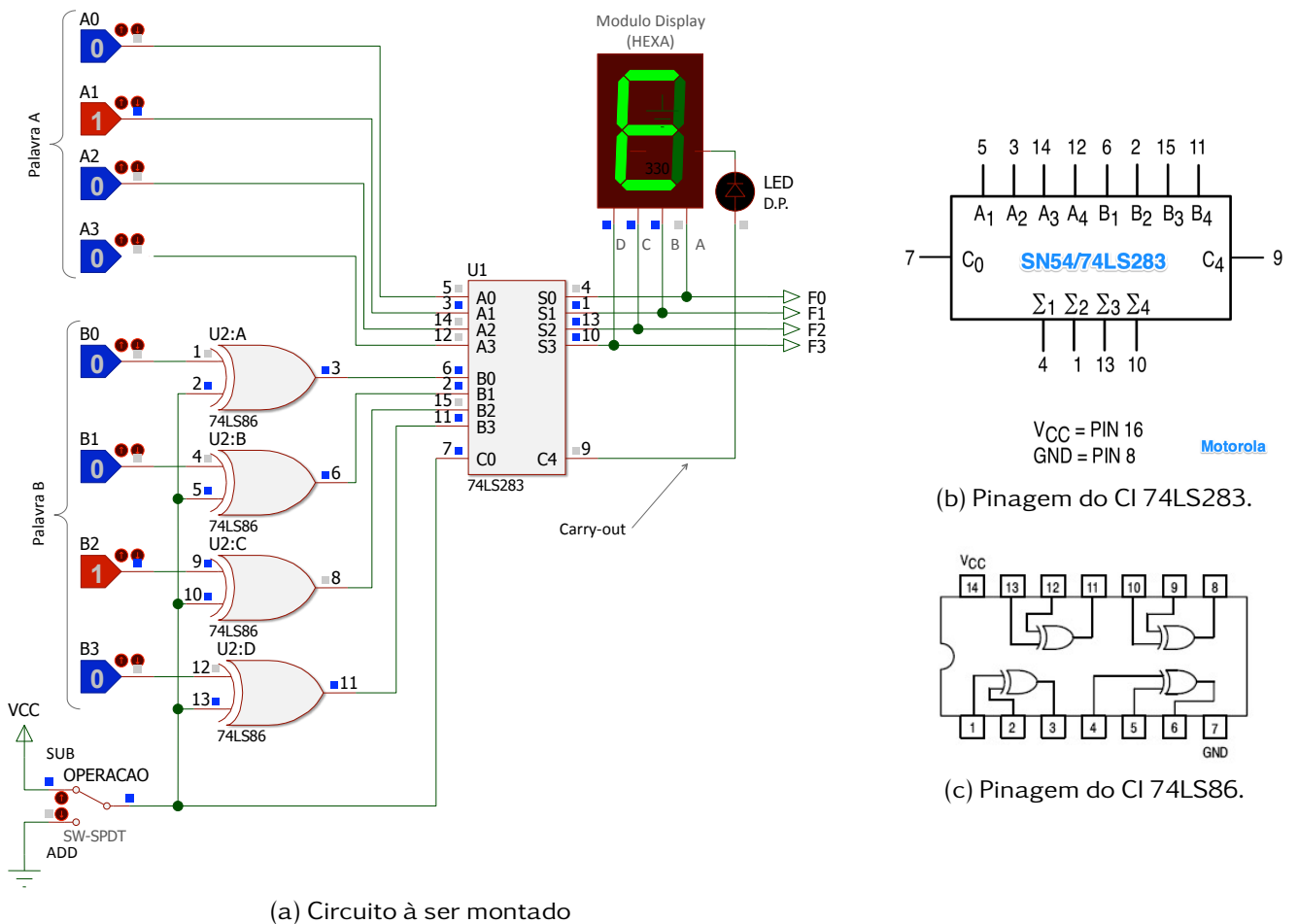
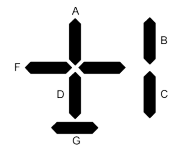
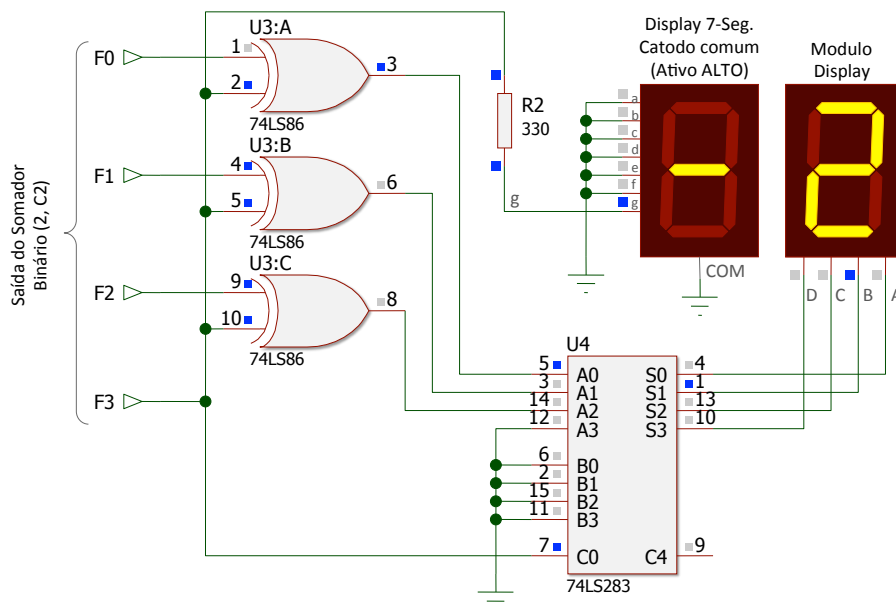


Figura 9.1: Circuito Somador/Subtrator binário usando portas XOR como inversores controlados.



(b) Meio display de 7-segmentos.

(a) Interface de saída capaz de mostrar números inteiros de 4-bits com sinal, padrão $\overline{C}_2$, faixa de: $[-8 \dots +7]$.

Figura 9.2: Interface de saída e 1/2 display de 7-segmentos.