

5 | DEC/Display de 7 segmentos

Lista de Material

Observação.: é o estudante que deve optar por usar display de cátodo ou ânodo comum e correspondente CI DEcodificador – ver tabela 5.1

➔ Display de Cátodo Comum (Ativo ALTO)	Display de Ânodo Comum (Ativo BAIXO)
Por exemplo $\left\{ \begin{array}{l} \text{Lc5221-11-ewa050, ou} \\ \text{Lsd230ag-20, ou} \\ \text{Lsd039ag-20} \end{array} \right.$	Por exemplo: $\left\{ \begin{array}{l} \text{Wcn1-1056sr-a13r, ou} \\ \text{Lsd039bg-20, ou} \\ \text{SA15-11SRWA} \end{array} \right.$
➔ CI 74LS48 ⁽¹⁾	CI 74LS47 ou CI 74LS46;
➔ 0 (zero) resistores	7x resistores de 330Ω.
➔ 1 x CI 7493: Contador binário assíncrono;	
➔ Gerador de Sinais, saída TTL, freq. < 30 Hz;	
➔ Fonte de Alimentação, saída TTL;	

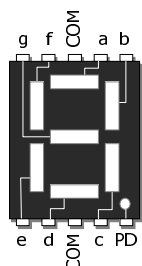
Obs.: (1) O CI 74LS48 já traz resistores de saída incorporados internamente (porém na faixa de 1.2KΩ).

Tabela 5.1: Seleção dos componentes.

5.1 Objetivos

Aprender a usar um CI Decodificador para Display de 7 segmentos.

5.2 Fundamentos Teóricos



Neste laboratório trabalharemos com Displays de 7 segmentos e CIs Decodificadores para este tipo de de Display. A pinagem típica de um display aparece na figura. Note que o CI DEC/Display possui um pino de saída para cada um dos segmentos do display (de a à g).

Existem 2 tipos de displays de 7 segmentos. O que varia entre eles é a forma como seus leds são ligados internamente – ver figura 1 e 2 a seguir.

Note que:

➔ **Display de Ânodo comum** : os terminais comuns, "COM", estão preparados para ser ligados ao +Vcc. Repare que os ânodos dos leds (terminal A ou "+") deste display estão interligados num mesmo ponto, comum, pronto para ser conectado ao +Vcc. Cada segmento deste display pode ser considerado ATIVO BAIXO: $\bar{a}, \bar{b}, \dots, \bar{g}$ (ver fig. 5.1).

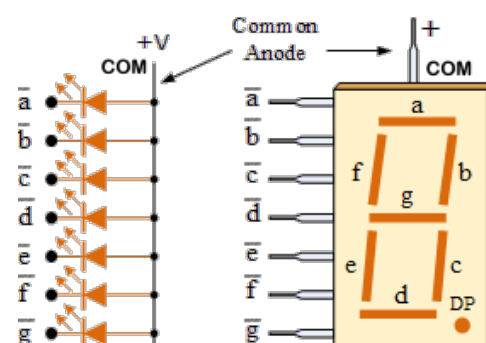


Figura 5.1: Display de Ânodo comum (COM=+Vcc).

➔ **Display de Cátodo comum** : neste display, os Cátodos (terminal "K" ou "-") dos seus leds (um para cada segmento) é que já se apresentam interligados internamente num mesmo ponto comum, o terminal "COM". Como se trata do Cátodo, estes terminais (os "COM's") devem ser conectados ao terra (GND). Se pode dizer que os segmentos deste display se apresentam na configuração ATIVO ALTO: $a, b, \dots, g$ (ver fig. 5.2).

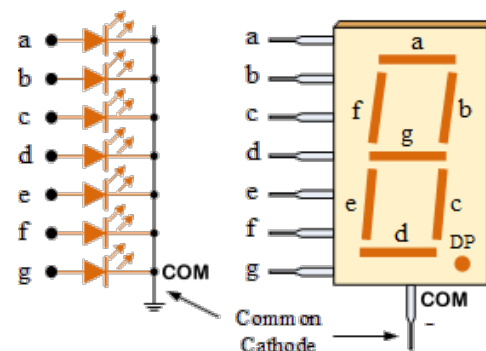


Figura 5.2: Display de Cátodo comum (COM=GND).

Atenção: Qualquer tipo de display de 7-Segmentos exige resistores em série para cada um de seus segmentos de forma a limitar a d.d.p. sobre cada led (segmento) interno, a uma tensão não superior à 1,8 Volts, sob risco de queima daquele segmento!.

O CI DEC/Display que vai trabalhar com um dos dois tipos de Displays mencionados anteriormente, contem um circuito digital combinacional interno que decodifica (transforma) a combinação dos 4 bits aplicados às suas entradas binárias: *DCBA*, na correspondente combinação de segmentos de *a* à *g* (ou $\bar{a}$ à $\bar{g}$ – dependendo do tipo de Display). A entrada *D* é a mais significativa (MSB) (ou equivalente à 2^3) e a entrada *A*, seria a menos significativa (LSB ou equivalente à 2^0).



Detalhe: o DEC adotado deve ser compatível com o display que se quer utilizar, porque suas saídas podem ser em ATIVO BAIXO (funcionam com display de Ânodo comum (+Vcc comum)) ou em ATIVO ALTO (que trabalham com displays de Cátodo comum (GND comum)). Uma eventual inversão de pares DEC–Display pode implicar na queima do Display!

Os CIs 7446 e 7447 exigem resistores para baixar a tensão aplicada sobre os leds dos segmentos do display e só trabalham com displays do tipo **ânodo comum** – ver figuras 5.5(a) e 5.6(a).

Já o CI 74LS48 trabalha apenas com displays de **cátodo comum**, suas saídas para os segmentos são ATIVO ALTO: *a, b, ..., g*. Além disto, este CI em particular (o 74LS48) **já traz incorporado internamente resistores** para baixar a d.d.p. aplicada sobre cada segmento do display de cátodo comum que será usado para trabalhar com o mesmo – ver figuras 5.5(b) e 5.6(b).

Note que os DEC's/Display trabalham apenas com **código "BCD válido"**, ou seja, apenas operam corretamente para valores binários aplicados às suas entradas, variando entre 0 à 9 (ou $0000_{(2)} = 0_{(10)}$ à $1001_{(2)} = 9_{(10)}$). Para valores fora desta faixa são gerados caracteres estranhos no display – ver fig. 5.3

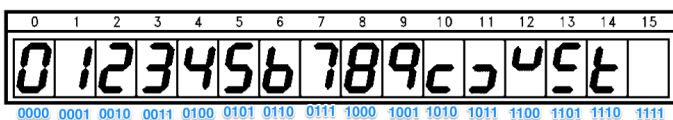


Figura 5.3: Caracteres esperados no display pelos DEC's comerciais 7447/7448.

Um DEC/Display possui ainda 2 terminais especiais (acompanhar pela fig. 5.6) como o:

- **LT=Lamp Test** que serve para testar todos os segmentos do display, isto é, faz com que todos os segmentos do display sejam ativados. Este pino pode ser útil para testar a "saúde" tanto do CI DEC/Display quanto do próprio Display conectado ao mesmo. Notar que *LT* é normalmente ATIVO BAIXO, assim, este pino deve ser mantido à +Vcc para uso normal do display.
- a entrada **BI=Blank-Input** (pino 4): quando ativada, faz com o display permaneça apagado (desativado) quando o código BCD presente na entrada do DEC/Display for igual à zero. Esta função é útil para suprimir de forma automática os zeros à esquerda num painel de um instrumento composto por vários displays de 7-Segmentos. Ao invés de aparecer: 0000.23 KHz aparece então .23 KHz. Normalmente esta entrada é do tipo ATIVO BAIXO, o que significa que se queremos que o valor "0" (zero) apareça no display, esta entrada deve permanecer no nível lógico ALTO ($\bar{BI} = 1 \leftarrow$ função não ativada).

O Contador Binário 7493

Neste laboratório em particular será utilizado ainda uma "nova" pastilha: a do contador binário 7493. Trata-se de um circuito contador capaz de contar de 0 à 15 (por isto dito binário ou hexadecimal) – ver fig. 5.4

As suas saídas (Q_3, Q_2, Q_1 e Q_0) são conectadas diretamente as entradas do DEC/Display, respeitando seu "peso binário": $Q_0 \rightarrow A(2^0, \text{bit LSB})$, $Q_1 \rightarrow B(2^1)$, $Q_2 \rightarrow C(2^2)$ e $Q_3 \rightarrow D(2^3, \text{bit MSB})$.

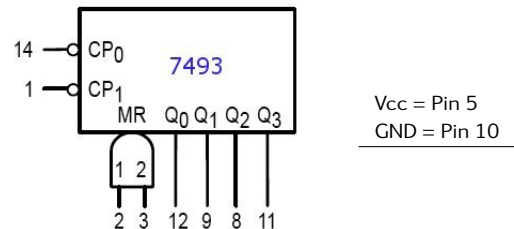


Figura 5.4: Pinagem do CI Contador 7493.

Detalhe: o CI 7493 possui 2 estágios contadores internos separados, um que realiza a divisão do sinal de clock (entrada CP_0 ou CKA) por 2 ($\div 2$) e outro estágio capaz de dividir sua frequência de clock de entrada (CP_1 ou CKB) por 8 ($\div 8$). Estes dois estágios não possuem nenhuma ligação interna (são independentes). Assim, se faz necessário conectar a saída do primeiro estágio (saída Q_0), que realiza a $\div 2$, na entrada do segundo estágio (entrada CP_1 ou CKB), que realiza a $\div 8$, o que resulta num contador $\div 16$ da frequência de entrada (ou seja, que conta de $0000_{(2)} \dots 1111_{(2)}$ ou de $0 \dots F_{(16)}$). Também se faz necessário ajustar as entradas de "Master Reset" (pinos MR_1 ou $R0(1)$ e pinos MR_2 ou $R0(2)$). Elas servem para gerar um sinal de Reset do contador quando ambas estão em nível lógico ALTO. Portanto estas duas entradas deverão ser conectadas ao GND.

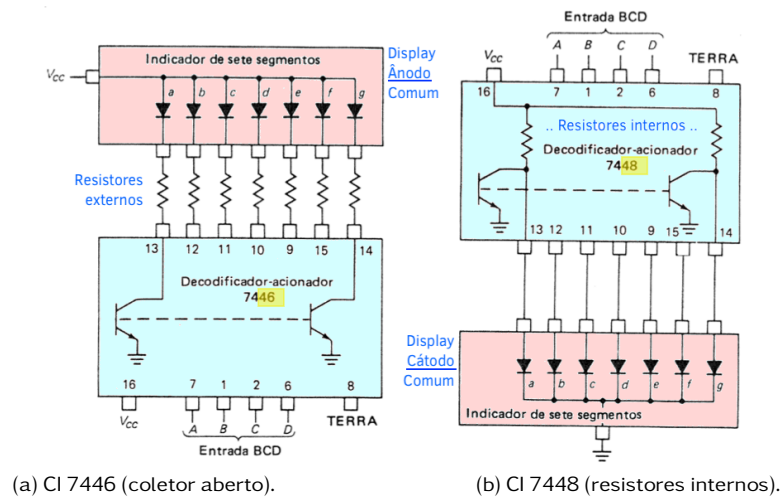
5.3 Parte Prática

Monte um circuito contendo um par DEC/Display + Display escolhido (guiar-se pela fig. 5.6(a) ou 5.6(b)), verificando:

1. Ativar pino $\overline{LT}$ =Lamp Test (ATIVO BAIXO) – o display inteiro deve acender se a montagem estiver correta;
2. Simular algum código BCD válido na entrada do display;
3. Simular um código BCD **inválido** (número $> 10_{(10)}$) na entrada do display e verificar a saída gerada. Compare os segmentos que acenderam com os dados fornecidos pelo manual do fabricante do DEC – fig. 5.3;
4. Variar o nível lógico no pino 4 ($\overline{BI}$ =Blank-Input) para comprovar que o display apaga quando a entrada do DEC recebe 0, mas não apaga para números maiores que 0.

5.4 Questões

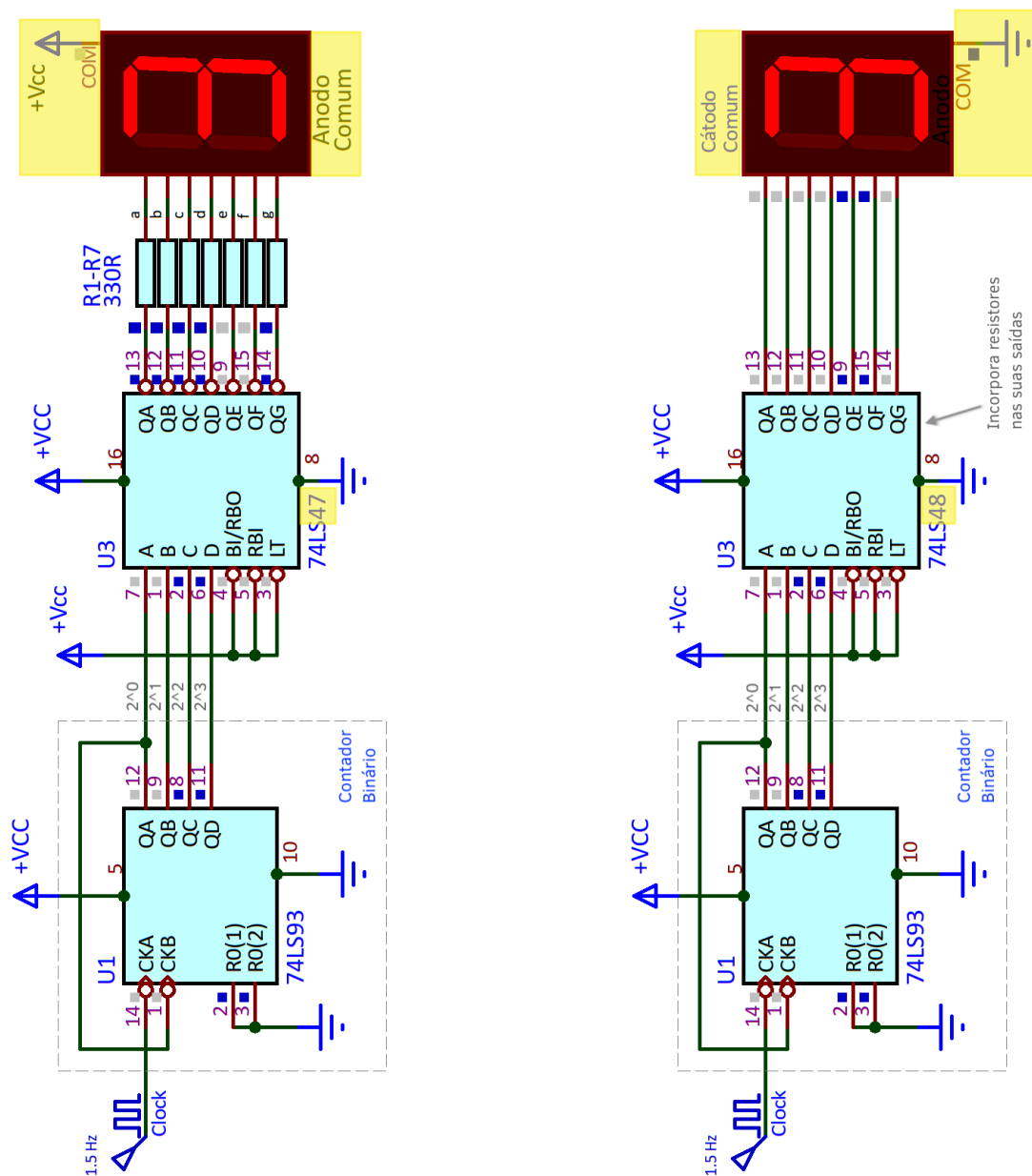
1. Buscar a folha de dados (PDF) do 7446/7447/7448 para prever o que acontece no display quando o usuário informa um código BCD não-válido (isto é, fora da faixa de 0 à 9).
2. Explicar por que os CIs decodificadores 7476, 7447 e 7448 geram caracteres estranhos para códigos não-BCD.



(a) CI 7446 (coletor aberto).

(b) CI 7448 (resistores internos).

Figura 5.5: Particularidades de alguns DEC's/Display 7-Segmentos.



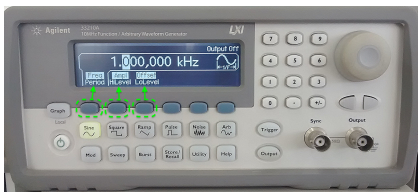
(a) Montagem usando DEC/Display 7446/7447.

(b) Montagem usando DEC/Display 7448.

Figura 5.6: Opções de montagem (dependem do tipo de display de 7-Segmentos adotado!).

5.5 Uso do Gerador de Sinais

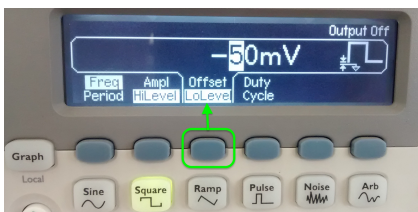
A figura 5.7 ilustra como ajustar o gerador de sinais.



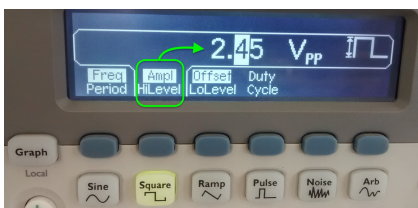
(a) Tela inicial (ajustes de fábrica). Para continuar aperte qualquer botão como **Freq**, **Ampl** ou **Offset**.



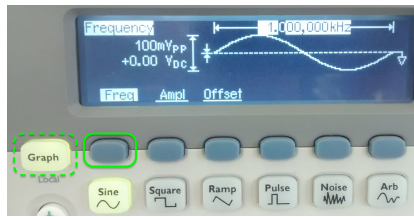
(d) Ajustando a amplitude da onda. Aperte o botão **Ampl** na tela da figura (a).



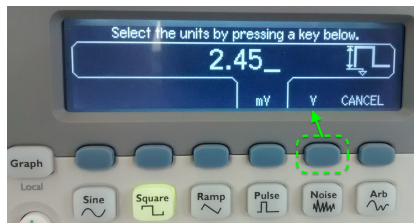
(g) Ajustando o **LoLevel** da onda. Na tela da figura (a) aperte 2x o botão **Offset**. Note que de fábrica teríamos um valor negativo de -50mV. Tensões negativas de entrada num circuito digital podem queimar componentes!



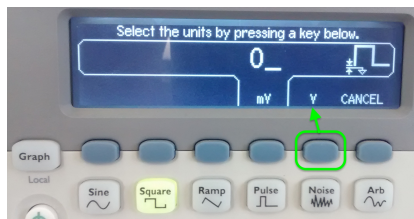
(j) Note que Ampl deve continuar valendo 2,45 Volts (o mesmo valor para HiLevel!)



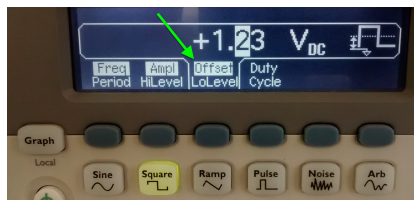
(b) Aperte o botão associado com **Freq** da figura anterior (a) para ajustar a frequência. Note que inicialmente o gerador gera um senóide de 1,0 KHz com amplitude bem baixa (100 mVpp). O botão **Graph** pode estar ativado ou não.



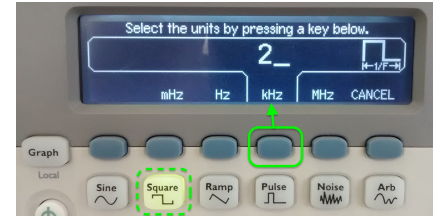
(e) Digite um valor como 2.45_ (Volts) para amplitude de pico da onda a ser gerada ($2 \times 2,45 = 4,9$ Volts). Atente para apertar o botão **V** para sair da escala de fábrica em mVolts.



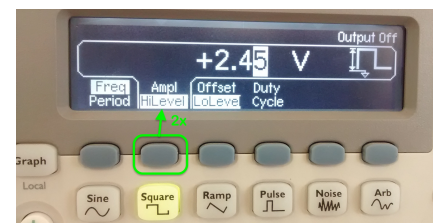
(h) Digite o valor 0_ e aperte o botão **V** para que o gerador altere este valor para 0,0 Volts.



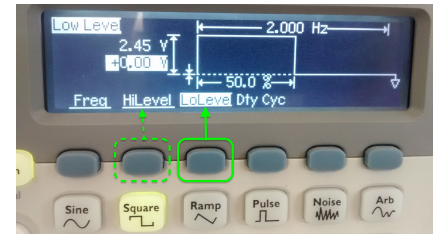
(k) Note que o valor para Offset ficou em 1,23 V (devido ao bug comentado anteriormente – deveria ter ficado em $4,9/2 = 2,45$ Volts). Mas LoLevel permanece em 0,00 V como é o desejável.



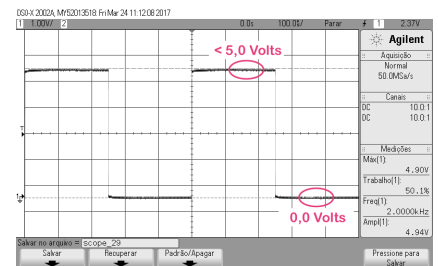
(c) Ajuste inicial de Frequência. Use o teclado numérico para digitar diretamente um valor (use 2_ **KHz** para ajustes com osciloscópio ou 2 **Hz** para uso no laboratório). Repare na escala desejada. Eventualmente o botão **Square** já pode ter sido pressionado.



(f) Repare que se o botão **Ampl** da figura (d) for pressionado 2x o valor para **HiLevel** continua sendo +2.45 V (resultado de um provável bug de software na interface do equipamento).



(i) Confirme (verifique) que LoLevel = 0.00 V e que HiLevel = 2.45 V. Para facilitar, o botão **Graph** pode estar ativado.



(l) Use o osciloscópio para confirmar a onda quadrada nível TTL sendo gerada. Não esquecer de ativar botão **Output** no gerador de sinais para liberar a saída do gerador.

Figura 5.7: Dicas para uso do gerador de sinais Agilent 33210A 10 MHz.