

## Lab. #10: Circuito Somador/Subtrator Binário

### Lista de Material

- 1 CI 74 LS 283 (Somador binário);
- 1 CI 74 F 86 (4 × Portas XOR);
- 1 módulo Display de 7 segmentos.

### 1 Objetivos

Usar o CI Somador binário 74LS283 para realizar a soma e subtração binária de palavras de 4 bits. A subtração ocorrerá na notação Complemento 2.

### 2 Fundamentos Teóricos

Neste laboratório será utilizado o CI 74LS283, que é um somador binário completo de 4 bits com propagação acelerada de carry (similar ao CI 74LS83, mas eles não são compatíveis pino à pino).

Este tipo de CI é capaz de realizar as seguintes operações aritméticas (tabela 1 à seguir):

Carry-In	→	0	0	0	0	1	1	1
Operando 1	→	0	0	1	1	0	1	1
Operando 2	→	+0	+1	+0	+1	+0	+0	+1
Carry-Out	→	0	0	0	1	0	1	1
Resultado	→	0	1	1	0	1	0	1

Tab. 1: Adições binárias (bit à bit).

### 3 Parte Prática

Montar o circuito mostrado na figura 1(a). Não é necessária uma chave para selecionar a operação à ser realizada, realize “jumpers” com fios no próprio protoboard.

#### 3.1 Atividades

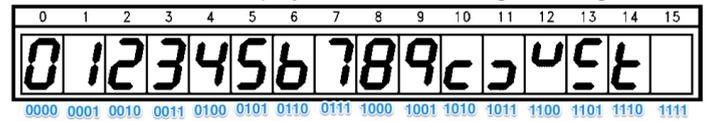
Tendo montado o circuito da figura 1(a), realize as 3 operações destacadas abaixo:

- $F = A + B$ , onde  $A = 3$  e  $B = 6$ ;
- $F = A - B$ , onde  $A = 3$  e  $B = 6$ ;
- $F = A - B$ , mas com  $A = 6$  e  $B = 3$ ;

Para todas os casos, deixe bastante claro como você teria que ajustar as entradas do CI Somador para que a mesmo realizasse estas 3 diferentes operações. Informe como a operação é realizada internamente pelo Somador e tente prever (e confirmar

na prática) as saídas assumidas pela ULA e o caracter que será exibido no display de 7-segmentos.

Obs.: Note que um DEC/Display comum só está preparado para códigos de entrada BCD, caso contrário, caracteres estranhos serão mostrados no display, como mostra a figura à seguir:



Por exemplo, para cada operação complete um quadro como o mostrado em quadro 1.

Atenção: A ideia é a que cada caso seja previamente simulado no papel (teste de mesa), e posteriormente seja apresentada uma tabela mostrando a forma como os bits são processados internamente pelo CI Somador. O quadro 1 à seguir serve como exemplo para a forma como se espera que o aluno(a) comprove o resultado obtido.

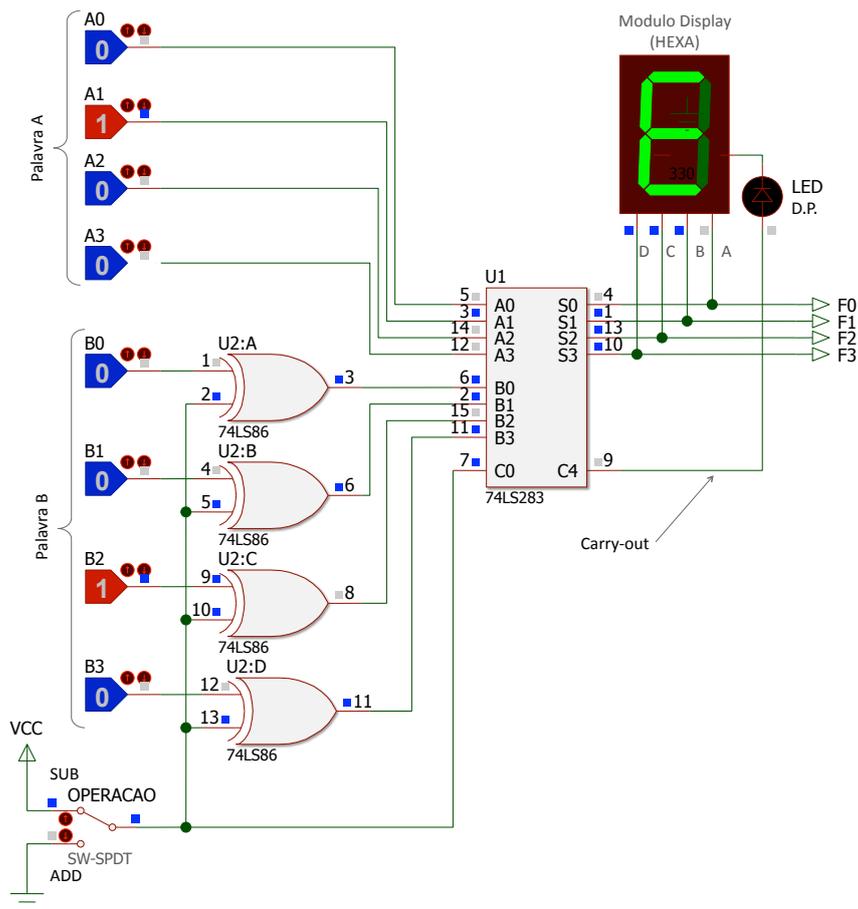
#### 3.2 Questões

- Como você faria para realizar a subtração dos números  $18_{(10)}$  e  $9_{(10)}$ ? Inclui mostrar circuito e completar uma tabela similar à 3 (neste caso, para operadores de 8-bits de comprimento).  
 Dica: é necessário cascatear de forma conveniente 2 CIs 74LS283.
- Você seria capaz de propor uma expansão à este circuito de forma que ele também seja capaz de mostrar resultados negativos no display?  
 Dica: será necessário mais um CI Somador 74LS283 e 3 portas XOR. E poderia ser usado um display do tipo mostrado na figura 1(c).
- O circuito da figura 2 (próxima página) traz o circuito de uma “interface de saída”, capaz de mostrar números negativos no display. No caso da figura, está sendo mostrado o caso de uma operação como:  $F = 2 - 4 = -2$ .  
 Sugestão: para entender como este circuito funciona, simule à mão como o circuito completo (do somado/subtrator + interface de saída) se comportaria (simule os níveis lógicos e números binários em complemento-2 gerados pelo circuito neste caso de operação).

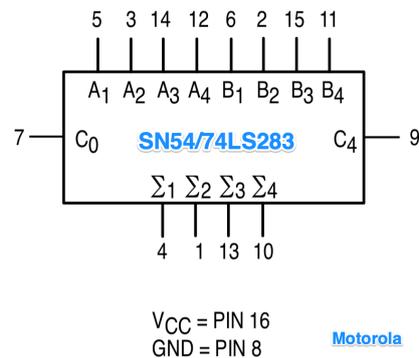
-3-

Dados de Entrada:	Operação Realizada:			Saída Esperada:	Display:
$A_3A_2A_1A_0 = 0010_{(2)}$	Op.	Equiv. Dec.:	Op. Realizada pelo Somador	$F_3F_2F_1F_0 = \boxed{1}110_{(2)}$	
$B_3B_2B_1B_0 = 0100_{(2)}$	↓		111 ← $C_i$	No. negativo: 1110 ( $2, \overline{C_2}$ )	
Op: $C_0 = 1_{(2)}$	A	2	0010 ← $A_i$	↓ $\overline{C_1}$ 0001 ( $2, \overline{C_1}$ )	
	-B	-4	+1011 ← $B_i$	+1	
	S	-2	1110 ← $S_i$	0010 ( $2$ ) = $2_{(10)}$	
				$C_4 = 0_{(2)}$	

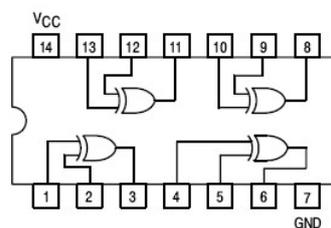
Quadro 1. Exemplo de operação sendo realizada pelo somador/subtrator.



(a) Circuito à ser montado

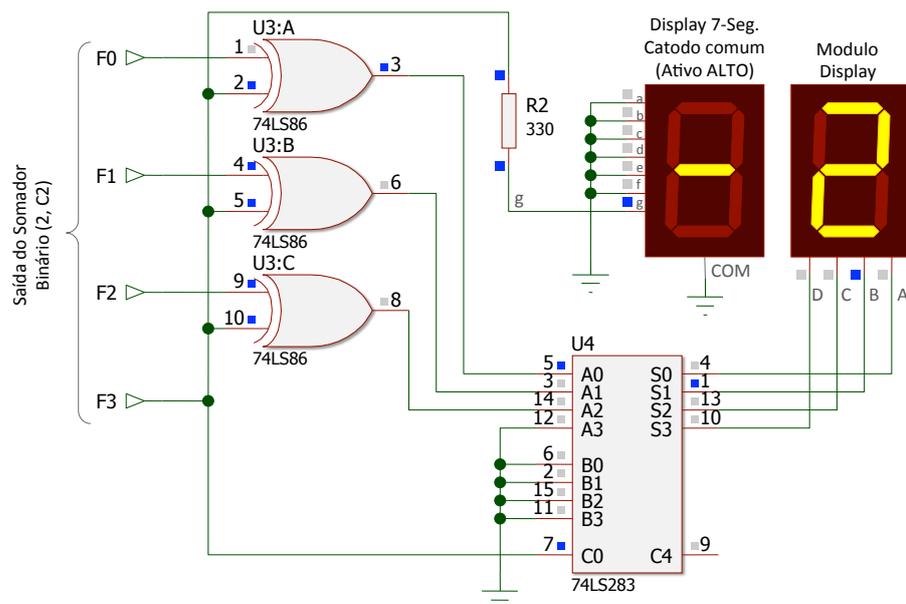


(b) Pinagem do CI 74LS283.

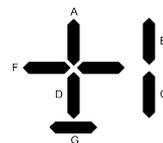


(c) Pinagem do CI 74LS86.

Figura 1: Circuito Somador/Subtrator binário usando portas XOR como inversores controlados.



(a) Interface de saída capaz de mostrar números positivos e negativos de 4-bits, complemento-2 ( $[-8 \dots + 7]$ ).



(b) Meio display de 7-segmentos.

Figura 2: Interface de saída e 1/2 display de 7-segmentos.