

7 | DEC 3/8 (74LS138) + Codificador de Prioridade (74LS148)

Lista de Material

- * CI 74LS138 (DEC 3-of-8);
- * 1 CI 74148 (Codif. de Prioridade);
- * 1 CI 7404 (6 x NOT);
- * 2 x Módulos Display de 7-Segmentos;
- * 9 leds mini vermelhos (alto-contraste);
- * 1 rede de resistores de $8 \times 470\Omega$;
- * 3 resistores de $10\text{ K}\Omega$;
- * 1 resistor de $330\ \Omega$;
- * Fonte TTL (+5 Vcc);

7.1 Objetivos

Comprovar o funcionamento de um CI Decodificador (CI 74LS138) e de um CI Codificador de Prioridade (CI 74148).

7.2 Fundamentos Teóricos

Um Decodificador é um circuito que ativa uma única saída que corresponde ao código binário colocado na sua entrada. No caso do CI 74LS138 o mesmo é um CI decodificador de 3 linhas de entrada (3 bits de entrada) e portanto, de $2^3 = 8$ saídas, mas saídas em ATIVO BAIXO.

Um circuito codificador é aquele que é capaz de gerar um código binário de saída conforme a linha de entrada que estiver ativa. O 74148 é um codificador de prioridade o que significa que se mais de uma linha de entrada estiver ativa, o código que surgirá na saída equivale à linha de entrada mais altamente significativa que estiver ativada naquele instante. Porém este CI trabalha tanto com suas entradas quanto suas saídas em ATIVO BAIXO.

A figura 7.1 abaixo traz o diagrama lógico e pinagem do 74148 e a tabela 7.1 à seguir revela sua tabela verdade. Note

que tanto suas linhas de entrada quanto suas saídas são ATIVO BAIXO. Uma saída nula ($\bar{A}_2\bar{A}_1\bar{A}_0 = 111_{(2)}$) aparece quando todas as suas linhas de entrada estiverem em nível lógico ALTO e neste caso, a saída \bar{GS} permanece em nível lógico ALTO indicando que nenhuma linha de entrada foi ativada. Caso alguma linha de entrada tenha sido ativada, a saída \bar{GS} comuta para nível lógico BAIXO.

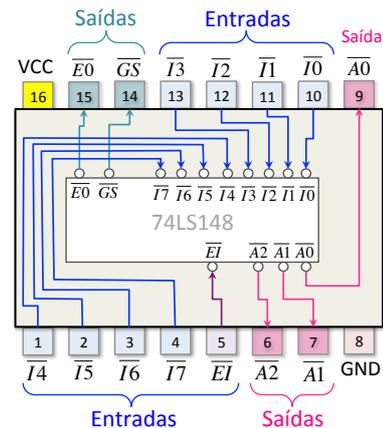


Figura 7.1: Pinagem do CI 74LS148.

Entradas									Saídas				
$\bar{E}I$	\bar{I}_0	\bar{I}_1	\bar{I}_2	\bar{I}_3	\bar{I}_4	\bar{I}_5	\bar{I}_6	\bar{I}_7	\bar{A}_2	\bar{A}_1	\bar{A}_0	\bar{GS}	$E0$
H	X	X	X	X	X	X	X	X	H	H	H	H	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L
L	X	X	X	X	X	X	X	L	L	L	L	L	H
L	X	X	X	X	X	X	L	H	L	L	H	L	H
L	X	X	X	X	L	H	H	H	L	H	H	L	H
L	X	X	X	L	H	H	H	H	H	L	H	L	H
L	X	X	L	H	H	H	H	H	H	H	L	L	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H

Tabela 7.1: Tabela verdade do 74148.

7.3 Parte Prática

Para este laboratório está prevista a montagem em 2 partes. A primeira começando e usando apenas o CI Decodificador – ver figura 7.2(a). E as experiências a serem realizadas estão divididas em 3 etapas. A tabela 7.2 mostra como os CIs da figura 7.2 devem ser alimentados.

	CI 74LS04	CI 74LS138	CI 74LS148
Vcc	Pin 14	Pin 16	Pin 16
GND	Pin 7	Pin 8	Pin 8

Tabela 7.2: Pinos de alimentação das pastilhas usadas neste laboratório.

Obs.: Sugere-se ao estudante que use um barramento de terra (GND) para realizar os *jumpers* mostrados na figura 7.2 – trata-se de simples conexões ao terra.

Etapa I

A ideia aqui é primeiramente testar o DEC de forma separada e isolada. Uma vez montado o circuito da figura 7.2(a).

O estudante deve comprovar que:

- Variações nos níveis lógicos nas entradas do DEC através de *jumpers* para o terra (de A0 até A2), fazem variar o led que se ativa na sua saída.
- Enquanto o DEC está habilitado apenas 1 única saída é ativada;
- Note porém que este CI só reage ao código presente nestas entradas, se estiver habilitado, para tanto, comprove que é necessário conectar um *jumper* \overline{ENABLE} (ou pino $\overline{E2}$) para o terra. Comprove como este DEC se comporta quando está desabilitado (sem a conexão do *jumper*).

Uma vez comprovado que o DEC ativa apenas uma única saída quando se varia o código binário apresentado nas suas entradas, passe para a segunda parte deste laboratório.

Etapa II

A segunda etapa consiste em montar o circuito da parte II mostrado na figura 7.2(b). Note que o circuito da parte I e o da parte II podem ser testados de forma independente, enquanto o usuário não completar a interligação do circuito I para o circuito II através do pontos X0 até X7. A ideia nesta etapa é testar o CI Codificador de forma isolada e independente do circuito da parte I, isto significa não realizar nenhuma interconexão entre

as duas partes.

Repare que as saídas ATIVO BAIXO do Decodificador de Prioridade foram complementadas através de portas inversoras.

O estudante deve comprovar que:

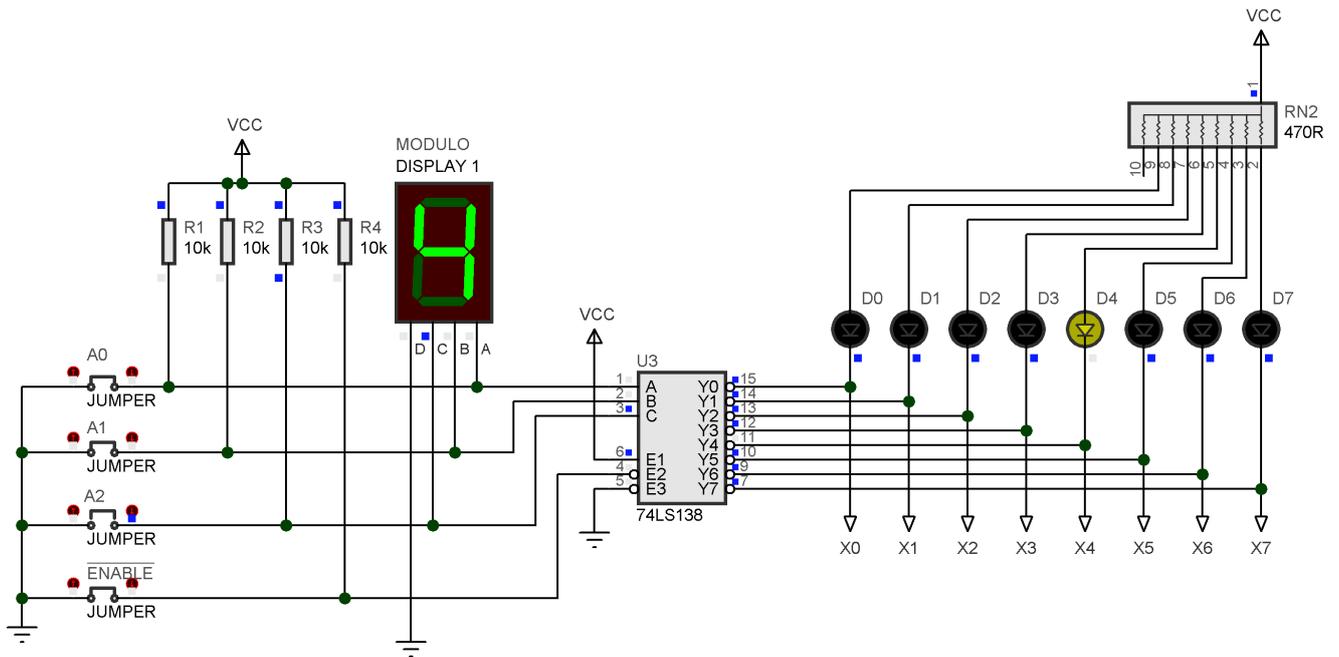
- O Codificador deve responder imediatamente com um novo código na sua saída à cada vez que alguma nova linha de entrada é ativada. Para tanto, conecte um *jumper* ou mais para terra nas entradas $\overline{I0}$ até $\overline{I7}$ do Codificador.
- Enquanto não houver nenhum *jumper* conectado ao terra, o código formado na sua saída corresponde ao 0, mas o pino de saída \overline{GS} também estará desativado (em nível lógico baixo; led D9 apagado).
- Experimente conectar apenas o *jumper* $\overline{I0}$ ao terra. Neste caso, o código formado na sua saída não deve ser alterado, mas o pino \overline{GS} é ativado e o led D9 acende (note que o led está na configuração ATIVO BAIXO, assim como o pino \overline{GS} também é ativado em nível lógico baixo).
- Mantendo o *jumper* $\overline{I0}$ conectado ao terra, experimente agora conectar qualquer outro *jumper* de $\overline{I1}$ até $\overline{I7}$, ao terra. Se a montagem estiver correta, a saída deverá ativar o led D9 (ou \overline{GS}) e deverá gerar o código corresponde ao número da maior linha de entrada ativada.

Etapa III

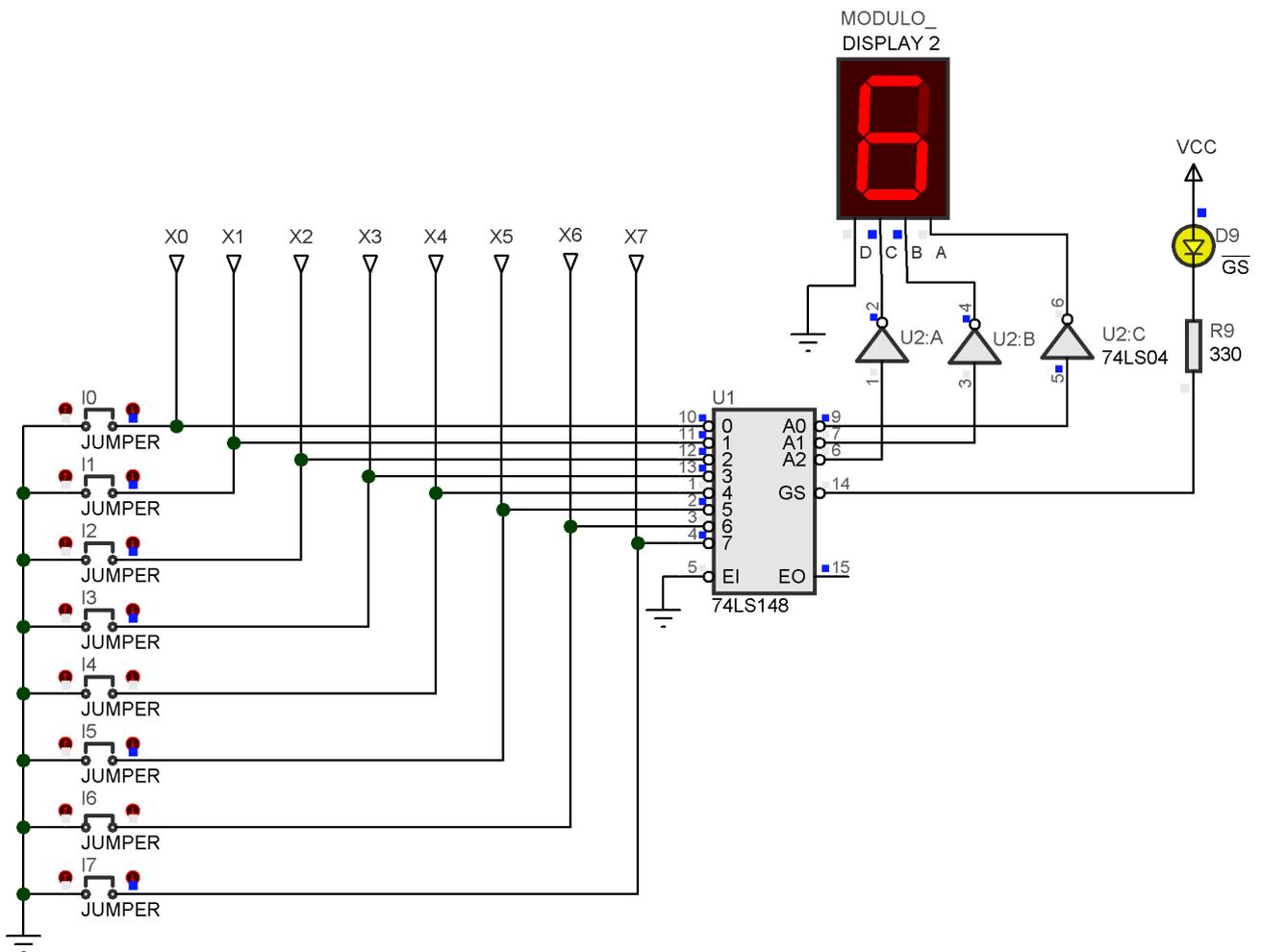
Para finalizar o laboratório, somente nesta etapa proceda a conexão entre o circuito da parte I e o da parte II através dos pontos X0 à X7. Note que tanto os *jumpers* presentes nas entradas do CI Codificador quanto as saídas do DEC se encontram nos pontos X0 à X7, cada um tentando “forçar” certo nível lógico lógico. Neste caso, a maior parte dos circuitos digitais se comporta como se nestes pontos de junção houvesse uma porta AND.

Nesta etapa o estudante deve verificar que:

- Variar o o código binário programado na entrada do DEC (*jumpers* de A0 até A2) enquanto mantêm inalteradas as últimas conexões realizadas nas entradas do Codificador (*jumpers* $\overline{I0}$ à $\overline{I7}$ ao terra). Deve ser percebido que o Codificador apresentará na sua saída, o código correspondente à maior linha de entrada que se encontrar ativa.
- Dependendo das conexões realizadas nas entradas do DEC ou do Codificador, o código na saída do Codificador deve variar, mas sempre será apresentado o valor corresponde à maior linha de entrada ativa no Codificador.



(a) Parte I) Montagem explorando o DEC 3/8 (CI 74LS138).



(b) Parte II) Montagem explorando o Codificador de Prioridade (CI 74LS148).

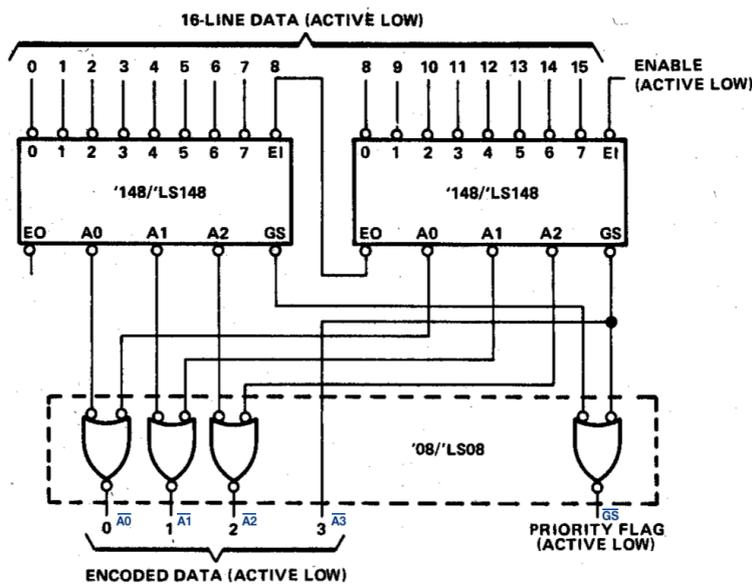
Figura 7.2: Circuito previsto para montagem neste laboratório

7.4 Perguntas

- 1) O fabricante da pastilha 74LS148 sugere circuitos para transformá-lo num codificador com 16 linhas de entrada (e 4 bits de saída) – ver figura 7.3(a). Explique a lógica envolvida nas conexões de saída das 2 pastilhas 74148 com ao menos 3 exemplos simulando diferentes linhas de entrada

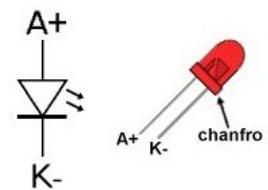
ativas, mostrando através de níveis lógicos (e usando as equações levantadas anteriormente), a forma como o circuito se comporta (principalmente com relação às saídas $\overline{A_3}$, $\overline{A_2}$, $\overline{A_1}$, $\overline{A_0}$ e \overline{GS} de cada 74148).

Dica: sugere-se baixar (e estudar) a especificação (arquivo PDF) de um fabricante da pastilha 74LS148 para verificar sugestões de expansões de capacidade para a mesma.



(a) Cascateamento de 2x CIs 74LS148 (saídas em ATIVO BAIXO).

Figura 7.3: Parte final, perguntas associadas com expansão do Codificador de Prioridade 74LS148.



(b) Led.